

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-308547

(43)Date of publication of application : 02.11.2001

(51)Int.Cl.

H05K 3/46

H05K 1/02

(21)Application number : 2000-127398

(71)Applicant : SHARP CORP

(22)Date of filing : 27.04.2000

(72)Inventor : SHU U

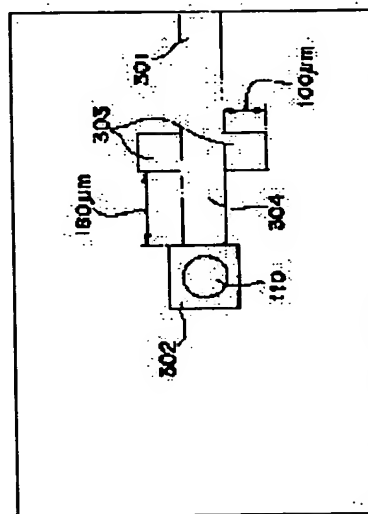
SUEMATSU EIJI

## (54) HIGH-FREQUENCY MULTILAYER CIRCUIT BOARD

(57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a high-frequency multilayer circuit board which can realize a low-reflection and low-loss transmission between circuit layers in its simple constitution and can reduce the cost of the manufacture of the circuit board.

**SOLUTION:** In a high-frequency multilayer circuit board which is provided with a plurality of circuit layers and a via hole for connecting the circuit layers with each other, a via hole connection part is constituted of the via hole 110, rectangular stubs 303 and a microstrip line 304 for alignment adjustment between the via hole 110 and the stubs 303. The width and length of the line 304 are set so that the characteristic impedance of the via hole connection part and the characteristic impedance of a microstrip line 301 for signal transmission are matched with each other in the wavelength of a signal to be transmitted. In this way, the reflection of a signal wave in the via hole connection part can be reduced.



## LEGAL STATUS

[Date of request for examination]

26.07.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開2001-308547

(P2001-308547A)

(43) 公開日 平成13年11月2日 (2001.11.2)

(51) Int.Cl.<sup>7</sup>

識別記号

F I

テームコード(参考)

H 0 5 K 3/46

H 0 5 K 3/46

Z 5 E 3 3 8

1/02

1/02

P 5 E 3 4 6

審査請求 未請求 請求項の数 4 O L (全 8 頁)

(21) 出願番号 特願2000-127398(P2000-127398)

(71) 出願人 000005049

(22) 出願日 平成12年4月27日 (2000.4.27)

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 朱 雨

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(72) 発明者 末松 英治

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(74) 代理人 100062144

弁理士 青山 葆 (外1名)

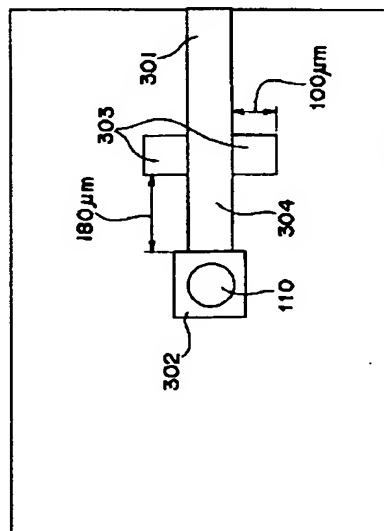
最終頁に続く

(54) 【発明の名称】 高周波多層回路基板

(57) 【要約】

【課題】 簡単な構成で低反射、低損失の回路層間伝送を実現でき、製造コストを低減できる高周波多層回路基板を提供する。

【解決手段】 複数の回路層とその回路層間を接続するビアホールとを備えた高周波多層回路基板において、ビアホール110と、矩形スタブ303と、ビアホール110と矩形スタブ303との間の整合調整用マイクロストリップ線路304でビアホール接続部を構成する。伝送すべき信号の波長において、ビアホール接続部の特性インピーダンスと信号伝送用のマイクロストリップ線路301の特性インピーダンスとが一致するように、整合調整用マイクロストリップ線路304の幅と長さおよび矩形スタブ303の幅と長さを設定する。そうすることによって、上記ビアホール接続部における信号波の反射を低減できる。



**【特許請求の範囲】**

**【請求項1】** 複数の回路層と上記回路層間を接続するビアホールとを備えた高周波多層回路基板において、上記ビアホールと平面回路からなるビアホール接続部を備え、上記ビアホール接続部の平面回路は、上記ビアホール接続部の特性インピーダンスを調整するための整合調整用平面回路を有することを特徴とする高周波多層回路基板。

**【請求項2】** 請求項1に記載の高周波多層回路基板において、上記ビアホール接続部によって接続される信号伝送用伝送線を備え、上記ビアホール接続部の特性インピーダンスと上記信号伝送用伝送線の特性インピーダンスとを一致させたことを特徴とする高周波多層回路基板。

**【請求項3】** 請求項1に記載の高周波多層回路基板において、上記ビアホール接続部によって接続される信号伝送用伝送線を備え、上記整合調整用平面回路は、上記ビアホールに一端が接続された整合調整用伝送線路と、その整合調整用伝送線路の他端に接続されたスタブとを有すると共に、上記ビアホール接続部の特性インピーダンスが上記信号伝送用伝送線路の特性インピーダンスと一致するように、上記整合調整用伝送線路の幅と長さおよび上記スタブの幅と長さを設定したことを特徴とする高周波多層回路基板。

**【請求項4】** 請求項1に記載の高周波多層回路基板において、上記ビアホール接続部によって接続される信号伝送用伝送線を備え、上記整合調整用平面回路は、少なくとも2種類以上の異なる線路幅の直列接続された複数の整合調整用伝送線路を有すると共に、上記ビアホール接続部の特性インピーダンスが上記信号伝送用伝送線路の特性インピーダンスと一致するように、上記複数の整合調整用伝送線路の幅と長さを設定していることを特徴とする高周波多層回路基板。

**【発明の詳細な説明】****【0001】**

**【発明の属する技術分野】** この発明は、回路層間の接続にビアホールが用いられたマイクロ波帯用の高周波多層回路基板に関する。

**【0002】**

**【従来の技術】** 従来、高周波多層回路基板としては、高周波回路の性能向上および高密度実装のために、伝送線路をビアホールで接続したものがあつた。この多層回路基板の小型化および伝送信号の高周波化に伴い、伝送線路とビアホール接続部における信号波の反射による伝送損

失が問題となる。これに対して、特開平11-15037号公報では、伝送線路用ビアホールから所定の間隔をあけて所定の幅の板状接地導体を設けることにより、または伝送線路用ビアホールから所定の間隔を隔てて円柱状接地導体を設けることにより、ビアホール接続部の特性インピーダンス整合を図っている。

**【0003】**

**【発明が解決しようとする課題】** ところで、上記高周波多層回路基板では、ビアホール接続部の特性インピーダンス整合をとる場合に、接地導体とビアホールとの間隔を調節してビアホール接続部の特性インピーダンスを制御する必要がある。しかしながら、基板製造工程から見れば、板状接地導体でも、円柱状接地導体でも、基板を貫通するビアホールと接地導体との間隔が小さくなるほど、回路基板の作製に一層の微細化が要求され、製造コストの増加につながるという問題がある。

**【0004】** そこで、この発明の目的は、簡単な構造で低反射、低損失な回路層間伝送ができ、製造コストを低減できる高周波多層回路基板を提供することにある。

**【0005】**

**【課題を解決するための手段】** 上記目的を達成するため、この発明の高周波多層回路基板は、複数の回路層と上記回路層間を接続するビアホールとを備えた高周波多層回路基板において、上記ビアホールと平面回路からなるビアホール接続部を備え、上記ビアホール接続部の平面回路は、上記ビアホール接続部の特性インピーダンスを調整するための整合調整用平面回路を有することを特徴としている。

**【0006】** 上記構成の高周波多層回路基板によれば、上記ビアホール接続部の整合調整用平面回路(例えば伝送線路やスタブ等)によりビアホール接続部の特性インピーダンスを調整することによって、ビアホール接続部の特性インピーダンスを上記ビアホールにより接続される上記回路層の信号伝送用伝送線路等の特性インピーダンスと一致させることができ、簡単な構造でマイクロ波帯(特にミリ波域)での低反射、低損失な回路層間伝送を低コストで実現できる。

**【0007】** また、一実施形態の高周波多層回路基板は、上記ビアホール接続部によって接続される信号伝送用伝送線を備え、上記ビアホール接続部の特性インピーダンスと上記信号伝送用伝送線の特性インピーダンスとを一致させたことを特徴としている。

**【0008】** 上記実施形態の高周波多層回路基板によれば、上記ビアホール接続部の特性インピーダンスと上記ビアホール接続部によって接続される信号伝送用伝送線路の特性インピーダンスとを一致させるので、上記信号伝送用伝送線路が接続されたビアホール接続部において低反射、低損失にできる。

**【0009】** また、一実施形態の高周波多層回路基板は、上記ビアホール接続部によって接続される信号伝送

用伝送線を備え、上記ビアホール接続部の平面回路は、上記ビアホールに一端が接続された整合調整用伝送線路と、その整合調整用伝送線路の他端に接続されたスタブとを有すると共に、上記ビアホール接続部の特性インピーダンスが上記信号伝送用伝送線路の特性インピーダンスと一致するように、上記整合調整用伝送線路の幅と長さおよび上記スタブの幅と長さを設定したことを特徴としている。

【0010】上記実施形態の高周波多層回路基板によれば、上記整合調整用伝送線路の幅と長さおよび上記スタブの幅と長さを設定して、上記ビアホール接続部の特性インピーダンスと上記信号伝送用伝送線路の特性インピーダンスとを一致させるので、上記信号伝送用伝送線路が接続されたビアホール接続部において簡単な構成で低反射、低損失にできる。

【0011】また、一実施形態の高周波多層回路基板は、上記ビアホール接続部によって接続される信号伝送用伝送線を備え、上記ビアホール接続部の平面回路は、少なくとも2種類以上の異なった線路幅の直列接続された複数の整合調整用伝送線路を有すると共に、上記ビアホール接続部の特性インピーダンスが上記信号伝送用伝送線路の特性インピーダンスと一致するように、上記複数の整合調整用伝送線路の幅と長さを設定していることを特徴としている。

【0012】上記実施形態の高周波多層回路基板によれば、上記複数の整合調整用伝送線路の幅と長さおよび上記スタブの幅と長さを設定して、上記ビアホール接続部の特性インピーダンスと上記信号伝送用伝送線路の特性インピーダンスとを一致させるので、上記信号伝送用伝送線路が接続されたビアホール接続部において簡単な構成で低反射、低損失にできる。

【0013】

【発明の実施の形態】本出願人は、ビアホールの高周波特性を考察した上で、ビアホールを信号伝送用伝送線路と異なる特性インピーダンスを持つ回路部品と見なし、ビアホールと信号伝送用伝送線路の間に整合回路(整合調整用平面回路)を設けることによって、ビアホール接続部の信号波の反射と、その反射による伝送損失を回避する方法を見出した。

【0014】以下、この発明の高周波多層回路基板を図示の実施の形態により詳細に説明する。

【0015】(第1実施形態)図1はこの発明の第1実施形態の高周波多層回路基板の断面を示す模式図である。図1において、111、211、311は厚み150 $\mu$ m、比誘電率8.7の誘電体基板であり、110は誘電体基板111、211を貫通する直径100 $\mu$ mのビアホールである。上記誘電体基板111の表面に第1回路層11を形成し、誘電体基板111と誘電体基板211との間に第2回路層12を形成し、誘電体基板211と誘電体基板311との間に第3回路層13を形成してい

る。

【0016】また、図2、図3、図4は上記第1回路層11、第2回路層12、第3回路層13の平面図を夫々示している。

【0017】図2に示すように、第1回路層11には、信号伝送用伝送線路としての幅160 $\mu$ mのマイクロストリップ線路101を設け、マイクロストリップ線路101の一端とビアホール110とを接続する160 $\mu$ m $\times$ 160 $\mu$ mのビアホール用メタルパッド102を設けている。

【0018】また、図3に示すように、第2回路層12には、グラウンド導体201を設け、ビアホール110に接続された直径150 $\mu$ mのビアホール用メタルパッド202を設けると共に、グラウンド導体201とビアホール用メタルパッド202との間に外縁の直径が500 $\mu$ mのクリアランス203とを設けている。

【0019】また、図4に示すように、第3回路層13には、信号伝送用伝送線路としての幅100 $\mu$ mマイクロストリップ線路301を設け、上記マイクロストリップ線路301の一端とビアホール110とを接続する160 $\mu$ m $\times$ 160 $\mu$ mのビアホール用メタルパッド302を設けると共に、幅100 $\mu$ mの矩形スタブ303と幅100 $\mu$ mの整合調整用マイクロストリップ線路304とを設けている。上記ビアホール用メタルパッド302に整合調整用マイクロストリップ線路304の一端を接続し、その整合調整用マイクロストリップ線路304の他端にマイクロストリップ線路301の一端を接続し、整合調整用マイクロストリップ線路304の他端の両側に、整合調整用マイクロストリップ線路304の長手方向に対して直角方向外側に向かって矩形スタブ303を接続している。

【0020】上記矩形スタブ303および整合調整用マイクロストリップ線路304で整合調整用平面回路を構成している。また、上記ビアホール110、ビアホール用メタルパッド102、ビアホール用メタルパッド202、ビアホール用メタルパッド302、矩形スタブ303および整合調整用マイクロストリップ線路304でビアホール接続部を構成している。

【0021】上記構成の高周波多層回路基板において、整合調整用マイクロストリップ線路304(図4に示す)の長さおよび矩形スタブ303(図4に示す)の長さを調節することにより、ビアホール接続部の特性インピーダンスを制御し、伝送すべき信号の波長において、ビアホール接続部の特性インピーダンスと伝送線路の特性インピーダンスとを一致させて、ビアホール接続部の信号波の反射を低減し、その反射による伝送損失の低減を図っている。

【0022】また、境界要素法を用いて、図1に示す物理構造の電磁界分布を計算し、さらにその物理構造の高周波特性を表すSパラメータを求める。この計算方法を

用いて、反射損失、伝送損失が最も小さくなるように、整合調整用マイクロストリップ線路304および矩形スタブ303の長さの最適化を行う。

【0023】図5は整合調整用マイクロストリップ線路304(図4に示す)の長さが180 $\mu$ mで、矩形スタブ303(図4に示す)の長さが100 $\mu$ mである場合の反射損失のdB(S11)および伝送損失dB(S21)を示しており、比較のために整合調整用平面回路を設けない場合の伝送特性を図6に示している。図5、図6において、横軸は周波数を表し、縦軸は反射損失、伝送損失を表している。

【0024】図5、図6から明らかなように、この高周波多層回路基板では、伝送線路の所定の位置に所定の長さのスタブを設けることによって、所望の周波数において、簡単な構成で反射低減による低損失回路層間伝送を低コストで実現することができる。

【0025】また、上記第1実施形態では、オープンスタブを用いたが、整合調整用マイクロストリップ線路304の長さを調節して、ショートスタブを用いてビアホール接続部の特性インピーダンスを制御することも可能である。

【0026】さらに、上記第1実施形態では、ビアホールで接続された複数の伝送線路の一本にスタブを設けたが、複数の伝送線路にスタブを設けることも可能である。

【0027】(第2実施形態)図7、図8、図9はこの発明の第2実施形態の高周波多層回路基板の第1回路層21、第2回路層22、第3回路層23の平面図を夫々示している。なお、この第2実施形態の高周波多層回路基板は、図1に示す第1実施形態の高周波多層回路基板と同様に、厚み150 $\mu$ m、比誘電率8.7の3枚の誘電体基板(図示せず)による多層構造をしており、上側の2枚の誘電体基板を貫通する直径100 $\mu$ mのビアホール410を設けている。

【0028】図7に示すように、第1回路層21には、信号伝送用線路としての幅160 $\mu$ mのマイクロストリップ線路401を設け、ビアホール410の周りに160 $\mu$ m $\times$ 160 $\mu$ mのビアホール用メタルパッド402を設けている。上記マイクロストリップ線路401とビアホール用メタルパッド402とを接続する幅180 $\mu$ mの整合調整用マイクロストリップ線路404と幅100 $\mu$ mの整合調整用マイクロストリップ線路405とを設けている。

【0029】また、図8に示すように、第2回路層22には、グランド導体501を設け、ビアホール410の周りに直径150 $\mu$ mのビアホール用メタルパッド502を設け、上記グランド導体501とビアホール用メタルパッド502との間に外縁の直径が500 $\mu$ mのクリアランス503を設けている。

【0030】また、図9に示すように、第3回路層23

には、信号伝送用伝送線路としての幅100 $\mu$ mマイクロストリップ線路601を設け、ビアホール410の周りにマイクロストリップ線路601の一端が接続された160 $\mu$ m $\times$ 160 $\mu$ mのビアホール用メタルパッド602を設けている。

【0031】上記整合調整用マイクロストリップ線路404、405で整合調整用平面回路を構成している。また、上記ビアホール410、ビアホール用メタルパッド402、ビアホール用メタルパッド502、ビアホール用メタルパッド602および整合調整用マイクロストリップ線路404、405でビアホール接続部を構成している。

【0032】上記構成の高周波多層回路基板において、整合調整用マイクロストリップ線路404、405の長さおよび幅を調節することにより、ビアホール接続部の特性インピーダンスを制御し、伝送すべき信号の波長において、ビアホール接続部の特性インピーダンスと伝送線路の特性インピーダンスとを一致させることができる。

【0033】上記第1実施形態と同様の計算方法による最適化を行った結果、幅180 $\mu$ mの整合調整用マイクロストリップ線路404の長さが450 $\mu$ m、幅100 $\mu$ mの整合調整用マイクロストリップ線路404の長さが450 $\mu$ mで、低損失伝送特性が得られた。その場合の高周波伝送特性を図10に示している。図10は反射損失のdB(S11)および伝送損失dB(S21)を示し、横軸は周波数を表し、縦軸は反射損失、伝送損失を表している。

【0034】図10から明らかなように、この第2実施形態にかかる高周波多層基板回路を用いて、簡単な構成で60GHzでの低反射、低損失の回路層間伝送を低コストで実現することができる。

【0035】上記第1、第2実施形態では、ビアホールで接続された2本の信号伝送用伝送線路をグランド導体層の両側の回路層に配置したが、ビアホールで接続された2本の信号伝送用伝送線路をグランド導体層に対して同じ側の回路層に配置しても可能である。

【0036】また、上記第1、第2実施形態では、信号伝送用伝送線路にマイクロストリップ線路を用いたが、コプレーナ線路やストリップ線路を用いても、同じ効果が得られる。

【0037】さらに、上記第1、第2実施形態では、ビアホール接続部の特性インピーダンスとそのビアホール接続部によって接続される信号伝送用伝送線路としてのマイクロストリップ伝送線路の特性インピーダンスとを一致させたが、ビアホール接続部の特性インピーダンスと、ビアホール接続部に信号伝送用伝送線路を介さずに直接接続された平面回路の特性インピーダンスとを一致させたものでもよい。

【0038】

【発明の効果】以上より明らかなように、この発明の高周波多層回路基板によれば、設計上および製造上簡単な構造で、ビアホールと平面回路からなるビアホール接続部の特性インピーダンスを、伝送線路の特性インピーダンスと一致させることができ、その結果、簡単な構成でマイクロ波(特にミリ波域)での低反射、低損失な回路層間伝送を実現でき、製造コストを低減することができる。また、この高周波多層回路基板によれば、マイクロ波(特にミリ波域)の回路やパッケージの開発に有効に利用することができる。

【図面の簡単な説明】

【図1】 図1はこの発明の第1実施形態の高周波多層回路基板の断面を示す模式図である。

【図2】 図2は上記高周波多層回路基板の第1回路層を示す平面図である。

【図3】 図3は上記高周波多層回路基板の第2回路層を示す平面図である。

【図4】 図4は上記高周波多層回路基板の第3回路層を示す平面図である。

【図5】 図5は上記高周波多層回路基板の回路層間伝送特性である。

【図6】 図6は整合調整用平面回路を持たないビアホ

ールを用いた高周波多層回路基板の回路層間伝送特性である。

【図7】 図7はこの発明の第2実施形態の高周波多層回路基板の第1回路層を示す平面図である。

【図8】 図8は上記高周波多層回路基板の第2回路層を示す平面図である。

【図9】 図9は上記高周波多層回路基板の第3回路層を示す平面図である。

【図10】 図10は上記高周波多層回路基板の回路層間伝送特性である。

【符号の説明】

101, 301, 401, 601…マイクロストリップ線路、

102, 202, 302, 402, 502, 602…ビアホール用メタルパッド、

104, 105, 304, 404, 405…整合調整用マイクロストリップ線路、

110, 410…ビアホール、

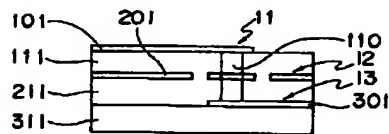
111, 112, 113, 114…誘電体基板、

201, 501…グランド導体、

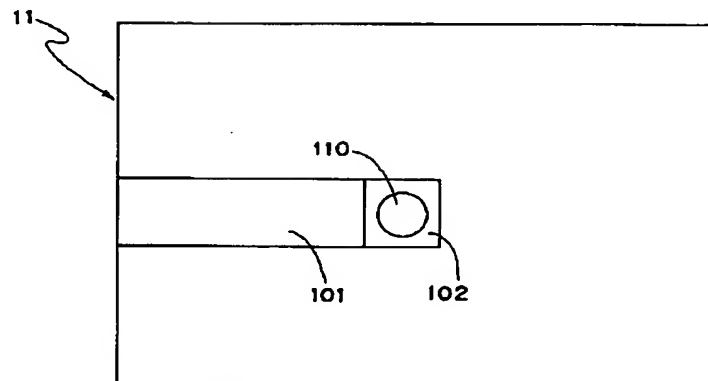
203, 503…クリアランス、

303…矩形スタブ。

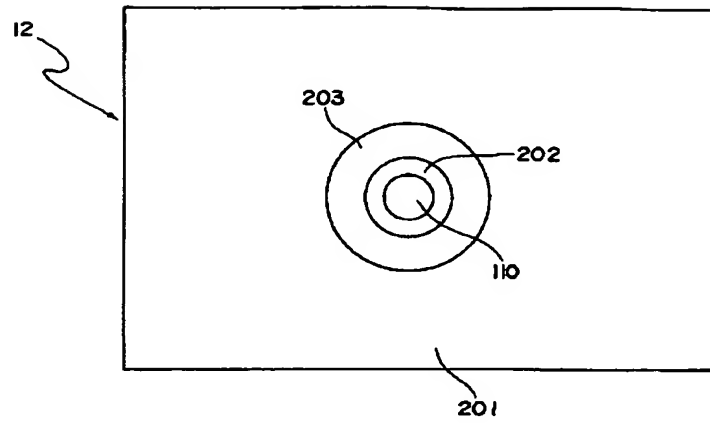
【図1】



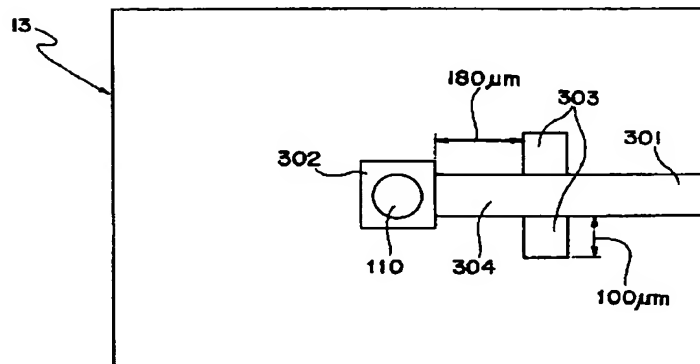
【図2】



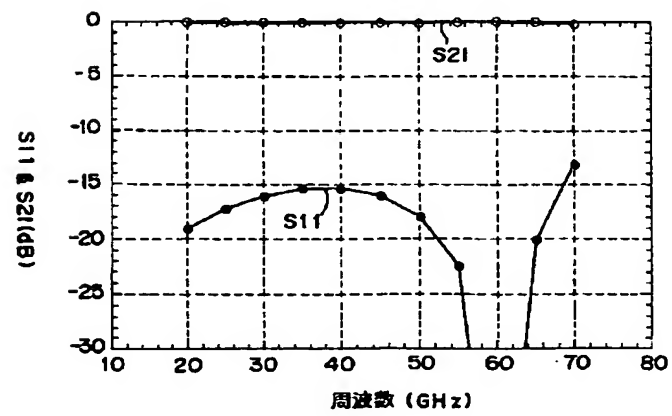
【図3】



【図4】

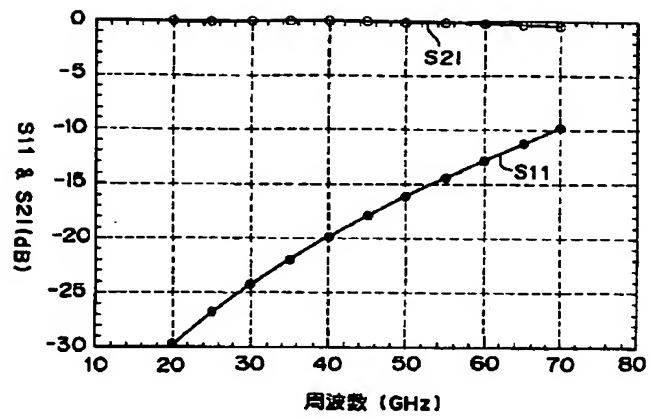


【図5】

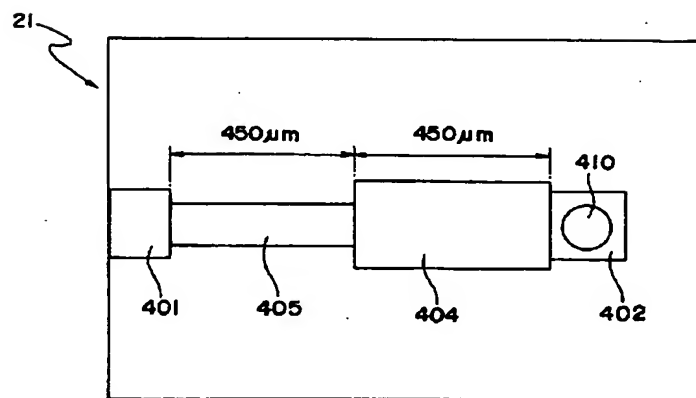




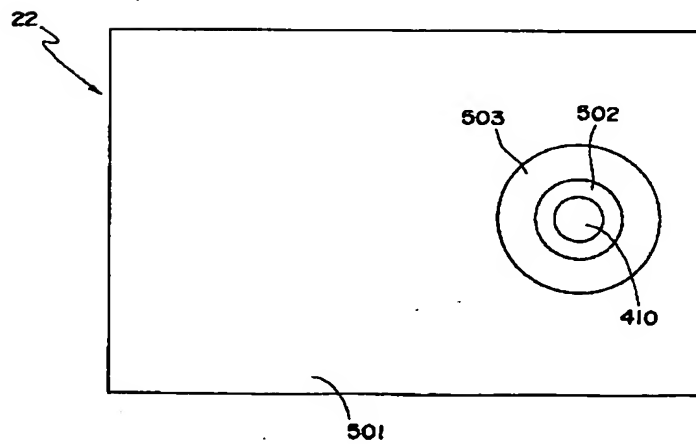
【図6】



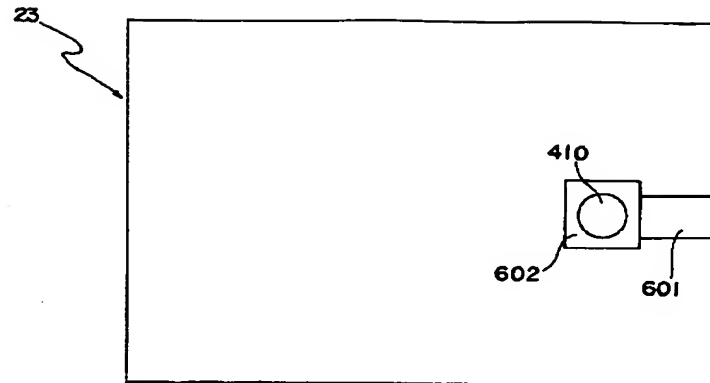
【図7】



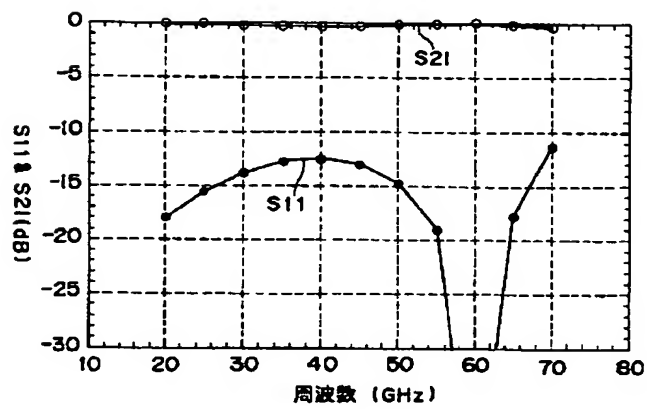
【図8】



【図9】



【図10】



フロントページの続き

Fターム(参考) 5E338 AA03 BB02 BB12 BB25 CC02  
 CC04 CC06 CC10 CD11 CD14  
 EE13  
 5E346 AA41 BB02 BB04 BB15 HH02  
 HH03